

PROIECT AEMC

(IV) SISTEME DE NUMARARE CARE FOLOSESC CIRCUITELE SN74190, SN 74191

Numărătoarele sincrone reversibile SN 74190, SN 74191 pot fi conectate în cascadă în trei moduri, după cum urmează:

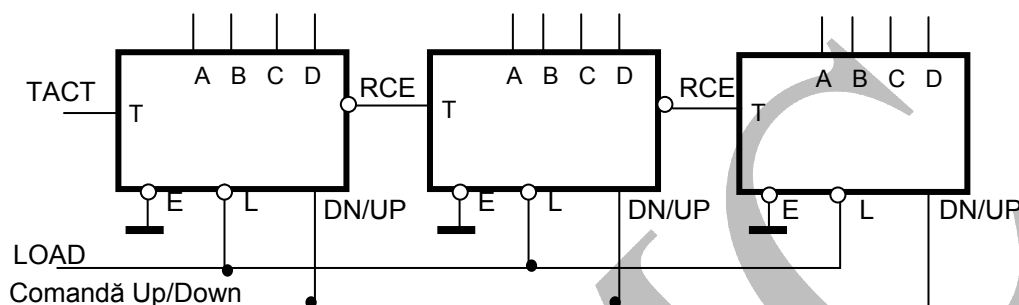


Fig. 4.1

În fig. 4.1 se dă schema unui numărător asincron cu 3 capsule. Fiecare circuit integrat este sincron în interior, dar între etaje schema se comportă ca numărător asincron, deoarece apare transport. Starea liniei de control *Up/Down* nu trebuie să fie schimbată când intrarea de tact este la nivel 0 logic și nici atâta timp cât numărătorul nu este într-o stare stabilă. Deoarece impulsul de activare numărare asincronă (la ieșirea *RCE* – *Ripple Count Enable*) este generat prin acționarea unei orți de către impulsul de numărare inversat și de impulsul de la ieșirea de maxim, impulsul de numărare trebuie menținut suficient de tact pentru a elimina orice semnal fals la ieșirea *RCE*.

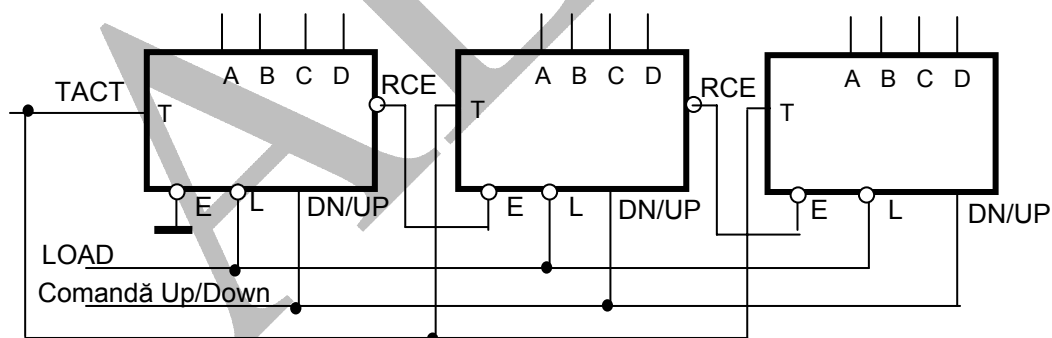


Fig. 4.2

În fig. 4.2 se dă o schemă de numărător asincron cu transport succesiv între circuitele integrate. Impulsul de numărare trebuie să se propage în fiecare circuit integrat, ceea ce reduce frecvența maximă de numărare pentru fiecare celulă suplimentară adăugată în cascadă. Ca și în cazul anterior, starea liniei de control *Up/Down* nu trebuie schimbată atât timp cât intrarea de tact este în starea 0 logic.

În fig. 4.3 se dă schema unui numărător sincron cu transport paralel.

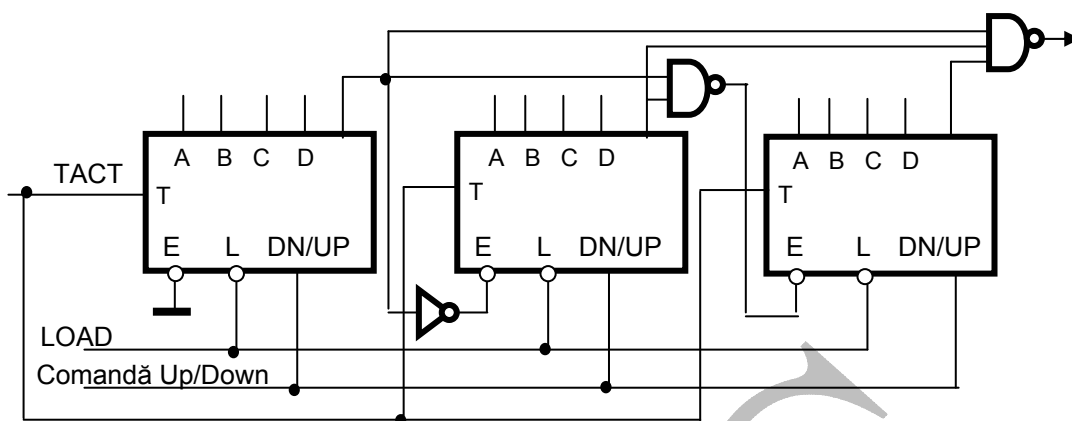


Fig. 4.3

Transportul paralel permite conectarea în cascadă a mai multor etaje, fără o reducere importantă a frecvenței de numărare. Singura restricție în numărul de etaje care pot fi legate în cascadă în acest mod este datorată încărcării ieșirilor de Maxim/Minim cu porțile din exterior.

Aceste circuite integrate pot fi utilizate ca divizoare programabile. Divizarea se face inițializând un număr oarecare în numărător și numărând spre starea maximă (direct) sau minimă (invers). O schemă a acestui mod de operare este prezentată în fig. 4.4.

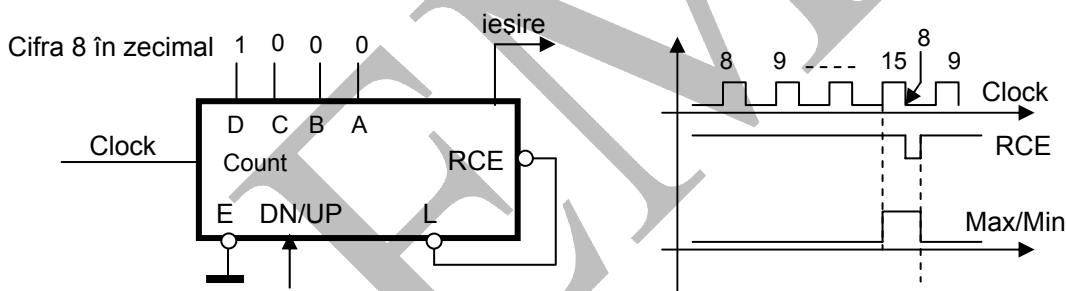


Fig. 4.4 Divizor programabil

După primirea impulsurilor de numărare, numărătorul operează de exemplu spre starea maximă (s-a selectat sens direct). Când intrarea de numărare *COUNT* trece în starea 0 și numărătorul este în starea maximă, ieșirea de activare numărare asincronă *RCE*, care este legată la intrarea *LOAD*, încarcă numărul de la intrările de date în numărător. Secvența de numărare se repetă apoi în același mod.

Numărătoarele sincrone reversibile SN 74192, SN 74193

Schema de încapsulare este dată în fig. 4.5.

Circuitul SN 74192 este numărător decadic în cod BCD iar SN 74193 este numărător binar de 4 biți. Ambele circuite integrate sunt numărătoare de tip sincron, reversibile, prevăzute cu 2 intrări de tact.

Bascularea celor 4 bistabile master/slave se produce la tranziții $0 \rightarrow 1$ a uneia din intrările de tact. Sensul de numărare este determinat de intrarea activată, în timp ce cealaltă intrare de tact este în starea 1 logic. Intrările de tact sunt *COUNT DOWN* și *COUNT UP*.

Ieșirile circuitelor pot fi aduse în orice stare prin introducerea informației dorite pe intrările de date, când intrarea de încărcare *LOAD* este în starea 0 logic. Operația de încărcare este independentă de intrările de tact.

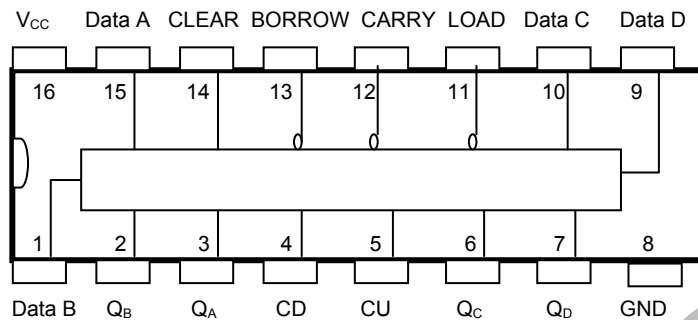


Fig. 4.5

Circuitul este prevăzut cu o intrare de ștergere *CLEAR* care forțează toate ieșirile în starea 0, atunci când *CLEAR* = 1 logic.

Circuitele sunt astfel proiectate încât nu sunt necesare circuite exterioare pentru conectarea în cascadă a mai multor numărătoare.

Ieșirea de transport *CARRY* este în starea 0 logic când se atinge numărul maxim și intrarea de tact pentru numărarea inversă *COUNT DOWN* este în 0 logic.

Conectarea în cascadă a numărătoarelor se face prin legarea ieșirilor de transport *CARRY* sau de împrumut *BORROW* la intrarea de numărare directă *COUNT UP*, respectiv numărarea inversă *COUNT DOWN* a numărătorului următor.

Aplicații tipice ale circuitelor SN 74192, SN 74193

Divizoare de frecvență

Circuitul SN 74193 poate fi folosit pentru divizarea frecvenței prin orice număr *N* întreg, între 1 și 16. Acest lucru se realizează modificând frecvența de numărare care apare la ieșirea de transport, prin aducerea intrărilor de date în starea corespunzătoare numărului 15 - *N*. Schema divizorului este dată în fig. 4.6.

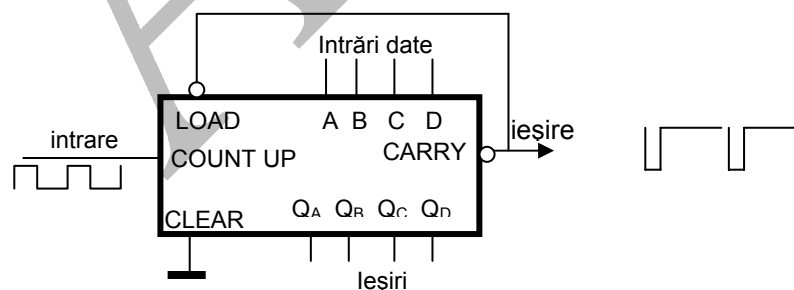


Fig. 4.6 Divizor de fecvență programabil

Conectând ieșirea de transport *CARRY* la intrarea de încărcare *LOAD*, numărătorul va număra până la 15 și intrările de date vor fi activate la tranziția în 0 a tactului. Ieșirile vor fi aduse în aceeași stare cu intrările de date corespunzătoare, iar secvența de numărare poate reîncepe.

Circuitul SN 74192 poate fi folosit în același mod pentru realizarea unei divizări cu orice număr între 1 și 10.

Conectarea în cascadă

La conectarea în cascadă fără componente exterioare se realizează o configurație cu propagarea serie a impulsurilor de transport *CARRY* sau de împrumut *BORROW*. Această configurație corespunde unui numărator de tip asincron între capsule, viteza de numărare fiind limitată, în raport cu viteza unui singur integrat, de necesitatea propagării impulsurilor de transfer între capsule.

În fig. 4.7 se prezintă modul de conectare în cascadă a numărătoarelor SN 74192 și SN 74193.

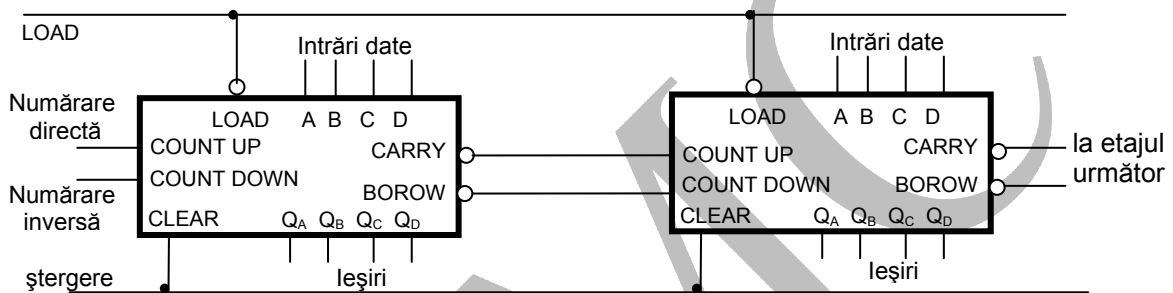


Fig. 4.7

Numărător Johnson presetabil – divizor cu N - MMC 4018

Circuitul MMC 4018 conține 5 bistabile master – slave de tip *D*, legate într-o configurație de numărator Johnson – ieșiri \bar{Q} cu buffer la fiecare etaj și logică de control a presetării număratorului. Circuitul este prevăzut cu intrări de *CLOCK*, *RESET*, *DATA*, *PRESET ENABLE* și 5 intrări *JAM* de presetare.

Circuitul permite divizarea prin 10, 8, 6, 4 sau 2, prin conectarea terminalelor \bar{Q}_5 , \bar{Q}_4 , \bar{Q}_3 , \bar{Q}_2 respectiv \bar{Q}_1 la intrarea *D* (*DATA*).

Divizarea prin 9, 7, 5 sau 3 se obține conectând intrarea *D*, prin intermediul unei porți ȘI, acționată de la ieșirile \bar{Q}_4 și \bar{Q}_5 ; \bar{Q}_3 și \bar{Q}_4 ; \bar{Q}_2 și \bar{Q}_3 respectiv \bar{Q}_1 și \bar{Q}_2 .

Numărătorul își schimbă starea pe frontul crescător al semnalului de tact (intrarea *CLOCK*). Circuitul trigger Schmidt permite lucrul cu impulsuri ale căror fronturi sunt oricât de lente. Nivelul 1 logic la intrarea *RESET* șterge conținutul număratorului (ieșirile \bar{Q} sunt în 1 logic). Nivelul 1 logic la intrarea *PRESET ENABLE* permite ca datele de la intrările *JAM* să preseteze numărătorul.

Divizarea prin valori superioare lui 10 se poate obține utilizând mai multe capsule 4018 în cascadă.

Performante:

Viteza de operare : 10 MHz tipic, pentru $V_{DD} = 10$ V. Circuitul și stările număratorului Johnson sunt date în fig. 4.8.

	\bar{Q}_1	\bar{Q}_2	\bar{Q}_3	\bar{Q}_4	\bar{Q}_5
0	1	1	1	1	1
1	0	1	1	1	1
2	0	0	1	1	1
3	0	0	0	1	1
4	0	0	0	0	1
5	0	0	0	0	0
6	1	0	0	0	0
7	1	1	0	0	1
8	1	1	1	0	0
9	1	1	1	1	0

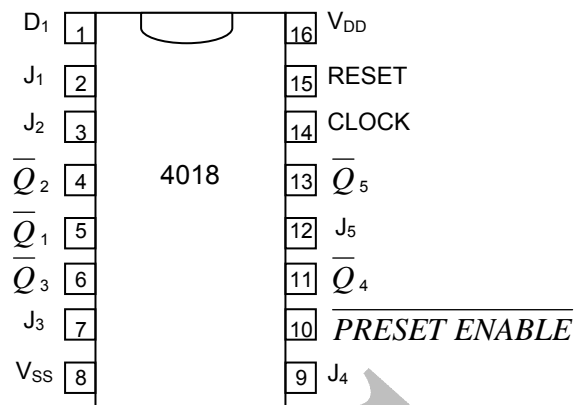


Fig. 4.8

Numărătoare sincrone 4518 (BCD) și 4520 (binar)

Circuitele integrate 4518 și 4520 conțin pe o capsulă 2 numărătoare sincrone, primul în cod BCD iar al doilea în cod binar. Fiecare numărator are în structura internă 4 bistabile de tip D, asincrone.

Circuitele sunt prevăzute cu 2 intrări: una de tact (*CLOCK*) și una de validare (*ENABLE*), care permit incrementarea număratorului fie pe tranziție pozitivă, fie pe tranziție negativă a semnalului.

Numărarea poate fi ținând intrarea *ENABLE* la nivel 1 logic și aplicând tacte la intrarea *CLOCK*. Numărarea se face pe frontul crescător al semnalului de la intrarea *CLOCK*. O altă modalitate este de a menține intrarea *CLOCK* în 0 logic și de a plica tacte pe intrarea *ENABLE*. Numărarea se face în acest caz pe fronturile descrescătoare ale semnalului de la intrarea *ENABLE*.

Conținutul număratorului poate fi șters prin aplicarea unui nivel 1 logic pe intrarea *RESET*.

Funcționarea număratorului de acest tip, în funcție de modul de acționare a intrărilor, este prezentată în tabelul de adevăr.

CLOCK	ENABLE	RESET	Acțiune
	1	0	numără
0		0	numără
	x	0	nici o schimbare
x		0	nici o schimbare
	0	0	nici o schimbare
1		0	nici o schimbare
x	x	1	$Q_1 \dots Q_4 = 0$

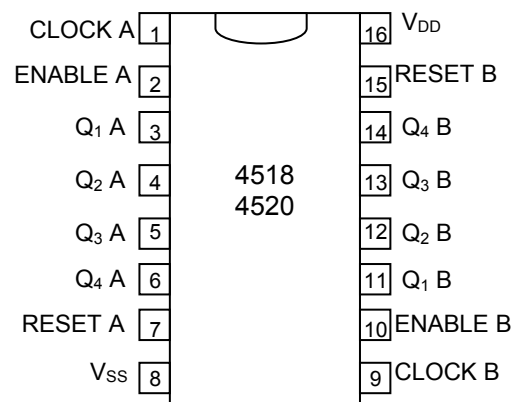


Fig. 4.9

Numărătoarele pot fi conectate în cascadă într-un md de lucru asincron (cu programare succesivă a tactului). Pentru aceasta, ieșirea Q_4 se conectează la intrarea $ENABLE$ a numărătorului următor, în timp ce intrarea $CLOCK$ este la nivel 0 logic.

Performante:

- Viteze de lucru tipic 6 MHz, pentru $V_{DD} = 10\text{ V}$;
- Triggerare pe front negativ sau pozitiv;
- Funcționare internă sincronă.

Numărătorul presetabil reversibil binar sau decadic – MMC 4029

Circuitul MMC 4029 este un numărător sincron cu 4 etaje, binar sau decadic (în cod BCD), reversibil, prevăzut cu ieșire de transport în ambele moduri de numărare.

Intrările circuitului sunt:

- $CLOCK$ – intrare de tact;
- $\overline{CARRY IN}$ ($CLOCK\ ENABLE$) – intrare de transport, activă pe nivel 0 logic;
- $UP/DOWN$ – intrarea de control a sensului de numărare înainte/înapoi;
- $BINARY/DECADE$ – intrare de comandă a modului de numărare binar/decadic;
- $PRESET\ ENABLE$ – intrare de validare a încărcării paralel a numărătorului;
- JAM_1, \dots, JAM_4 – intrări paralel de date.

Ieșirile numărătorului sunt:

- Q_1, \dots, Q_4 – ieșirile de date ale numărătorului;
- $\overline{CARRY OUT}$ - ieșire de transport, activă pe 0 logic;

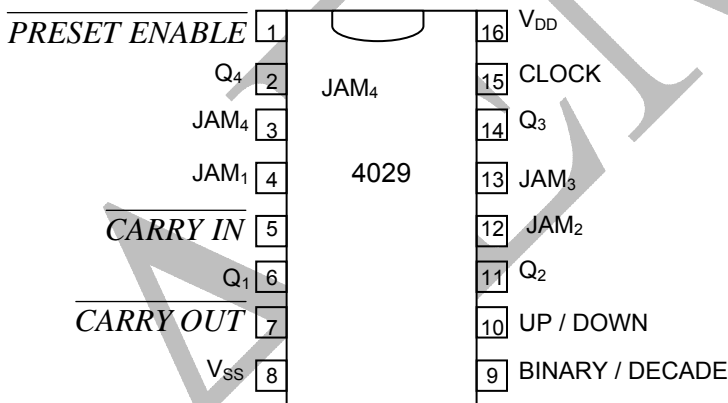


Fig. 4.10

Informația de la intrările paralel de date, JAM_1, \dots, JAM_4 , este încărcată în numărător dacă $PRESET\ ENABLE$ este la nivel 1 logic, independent de orice alte condiții la intrări. Când intrările $PRESET\ ENABLE$ și $\overline{CARRY IN}$ sunt în 0 logic, funcționarea este sincronă și incrementarea se face la fiecare tranziție pe front crescător a semnalului de tact. Când oricare din cele două

intrări este în 1 logic, numărarea este inhibată.

Tipul de numărare este determinat de starea intrărilor $UP/DOWN$, $BINARY/DECADE$ și $\overline{CARRY IN}$. Aceste trei intrări trebuie să fie stabile un anumit interval de timp, în jurul frontului crescător al semnalului de tact (un timp de stabilire + un timp de menținere față de frontul semnalului).



$\overline{CARRY OUT}$ este în mod normal în 1 logic. El trece în 0 logic atunci când numărătorul atinge numărul maxim (pentru numărare înainte) sau numărul minim (pentru numărare înapoi), cu condiția ca intrarea $\overline{CARRY IN}$ să fie în 0 logic.

Semnalul $\overline{CARRY IN}$ în starea 0 acționează ca un semnal de validare a tactului. În cazul în care pinul $\overline{CARRY IN}$ nu se folosește, el trebuie legat la potențialul V_{SS} .

Când intrarea *BINARY/DECADE* este în 1 logic, circuitul numără binar; când această intrare este în 0 logic, se obține numărarea decadică, în cod BCD.

Numărarea înainte se obține aplicând 1 logic pe intrarea *UP/DOWN*, iar numărarea înapoi implică nivel 0 logic pe intrarea de control *UP/DOWN*.

Elementele de funcționare menționate rezultă și din tabela de adevăr:

Intrare de control	Nivel logic	Ațiune
BIN/DEC (B/\overline{D})	1	Numără binar
	0	Numără decadic (BCD)
UP/DOWN (U/\overline{D})	1	Numără înainte
	0	Numără înapoi
PRESET ENABLE (PE)	1	Se încarcă paralel
	0	Nu are efect
$\overline{CARRY IN}$ ($\overline{CY IN}$)	1	La  pe <i>CLOCK</i> , nu numără
	0	La  pe <i>CLOCK</i> , numără

Mai multe capsule se pot conecta în cascadă fie pe configurația cu transport succesiv între capsule, fie cu acțiune paralel (sincron) a tactului pe toate capsulele.

În cazul unui numărator cu mai multe capsule u transport succesiv, configurația este următoarea:

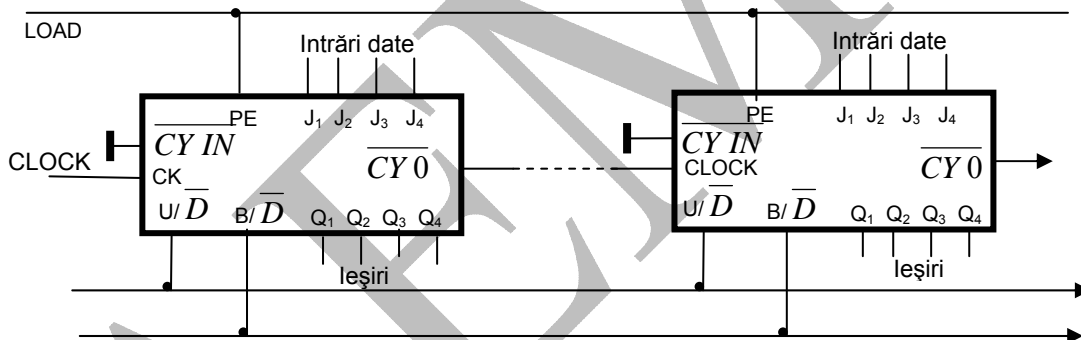


Fig. 4.11

Dacă se dorește o configurație cu transport paralel, care asigură o viteză de lucru mai mare, pentru un numărator cu mia multe capsule, se poate folosi schema din fig. 4.12.

Numărătorul rezultat este de tip sincron. Frecvența maximă de lucru este limitată de:

- frecvența maximă de lucru a numărătoarelor individuale;
- suma dintre timpul de stabilire (la ieșirea *CARRY OUT*) și timpul de propagare (pe intrarea *CARRY IN*).

În cea ce privește performanțele circuitului MMC 4029, acestea sunt:

- numărator reversibil, binar sau decadic;
- încărcare cu date paralel, asincron, prioritară;
- ieșiri BCD în modul de lucru decadic;
- viteza medie de operare: 8 MHz tipic, pentru $V_{DD} = 10$ V.

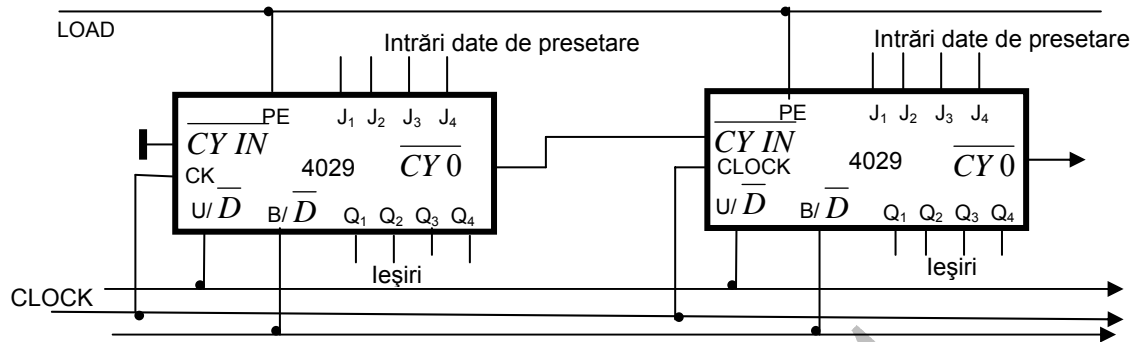


Fig. 4.12

AEMC